



(19)

(11) Publication number:

10301657 A

Generated Document

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 09109125

(51) Intl. Cl.: G06F 1/04

(22) Application date: 25.04.97

(30) Priority:

(43) Date of application publication: 13.11.98

(84) Designated contracting states:

(71) Applicant: TOSHIBA CORP

(72) Inventor: ABE YUICHI  
TAKINAMI MASATERU

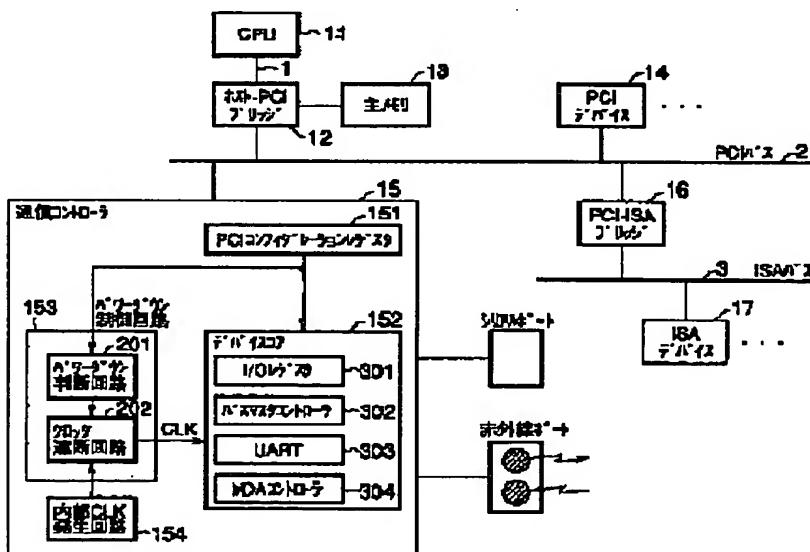
(74) Representative:

## (54) PERIPHERAL DEVICE OF COMPUTER SYSTEM

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To reduce wasteful power consumption through peripheral devices without performing special setting control due to software.

**SOLUTION:** A power deciding circuit 201 decides whether an operation as a peripheral device of a communication controller 15 is allowed or inhibited according to environment setting information that is written in a PCI configuration register 151. When a device operation is inhibited, i.e., when the controller 15 is not effective from the viewpoint of a computer system, the supply of an internal clock signal CLK from an internal clock generating circuit 154 to a device core part 152 is interrupted. With this, the controller 15 itself semiautomatically switches supply/stop of an operation clock to the part 152, working with setting the environment setting information to the controller 15.



COPYRIGHT: (C)1998,JPO

(11)特許出願公開番号

特開平10-301657

(43)公開日 平成10年(1998)11月13日

(51) Int.Cl.<sup>8</sup>

G O 6 F 1/04

識別記号

301

FI

G 0 6 F 1/04

301B

審査請求 未請求 請求項の数7 O.L (全 7 頁)

(21)出題番号

特種平9-109125

(22) 出題日

平成9年(1997)4月25日

(71)出題人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 阿部 裕一

東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

(72)發明者 檣浪 正輝

東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

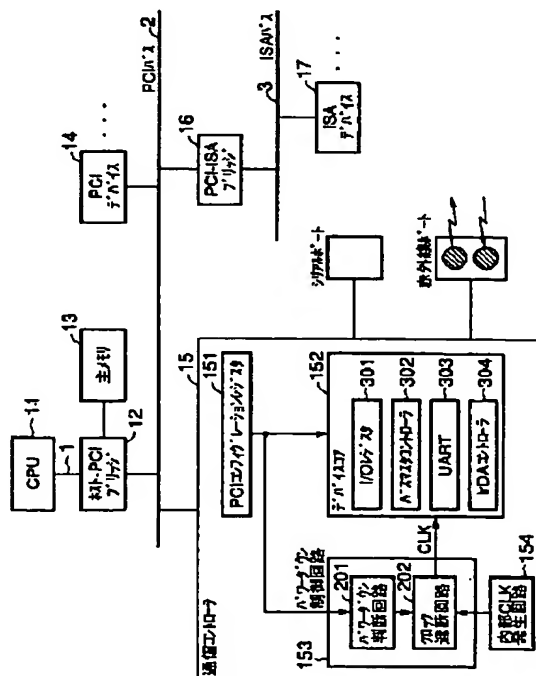
(74)代理人 弁理士 鈴江 武彦 (外6名)

(54)【発明の名称】 コンピュータシステムの周辺デバイス

(57) 【要約】

【課題】ソフトウェアによる特別な設定制御を行うことなく、周辺デバイスによる無駄な電力消費の低減を図る。

【解決手段】 P C Iコンフィグレーションレジスタ151に書き込まれる環境設定情報によって通信コントローラ15の周辺デバイスとしての動作が許可されているか、あるいは禁止されているかがパワー判断回路201によって判定される。デバイス動作が禁止されるとき、つまりコンピュータシステムから見て通信コントローラ15が有効でないときは、内部クロック発生回路154からデバイスコア部152に対する内部クロック信号C L Kの供給が遮断される。これにより、通信コントローラ15に対する環境設定情報の設定に連動して半自動的にデバイスコア部152に対する動作クロックの供給/停止をその通信コントローラ15自身が切り替えられるようになる。



**【特許請求の範囲】**

【請求項1】 コンピュータシステムで使用され、前記コンピュータシステムによって設定される環境設定情報に基づいてその動作環境が指定される周辺デバイスにおいて、

前記環境設定情報で指定される前記周辺デバイスの動作環境を監視し、前記周辺デバイスが動作許可状態／動作禁止状態のいずれの状態であるかを判定する手段と、前記周辺デバイスが動作禁止状態であることが検出されたとき、前記周辺デバイスの内部回路に対する動作クロックの供給を停止する手段とを具備することを特徴とする周辺デバイス。

【請求項2】 前記周辺デバイスは、外部からのクロック信号からそれよりも高周波数の内部クロック信号を前記動作クロックとして生成する内部クロック生成回路をさらに具備し、

前記動作クロックの供給を停止する手段は、前記内部クロック生成回路から前記内部回路への動作クロックの供給を遮断することを特徴とする請求項1記載の周辺デバイス。

【請求項3】 前記周辺デバイスは、前記環境設定情報が書き込まれるレジスタ群と、このレジスタ群に書き込まれた環境設定情報に基づいて、イネーブル／ディスエーブル制御されるコアロジック部とを具備し、前記動作クロックの供給を停止する手段は、前記コアロジック部に対する動作クロックの供給を停止することを特徴とする請求項1記載の周辺デバイス。

【請求項4】 前記環境設定情報には、各項目毎にその動作の有効／無効を示す複数の動作環境設定項目が含まれており、前記判定手段は、

前記複数の動作環境設定項目の中で前記周辺デバイスの内部回路の機能を使用する環境設定項目全てが無効であるとき、前記周辺デバイスが動作禁止状態に設定されていると判定することを特徴とする請求項1記載の周辺デバイス。

【請求項5】 前記周辺デバイスは通信コントローラであることを特徴とする請求項1記載の周辺デバイス。

【請求項6】 コンピュータシステムで使用され、パワーダウンモードに切り替え可能に構成された周辺デバイスであって、

前記コンピュータシステムによって設定される環境設定情報に基づいて、前記周辺デバイスが動作許可状態／動作禁止状態のいずれの状態であるかを判定する手段と、前記周辺デバイスが動作禁止状態に設定されていることが判定されたとき、前記周辺デバイスを通常動作モードからパワーダウンモードに切り替える手段とを具備することを特徴とする周辺デバイス。

【請求項7】 前記パワーダウンモードに切り替える手

段は、

前記周辺デバイスの内部回路に対する動作クロックの供給を停止する手段を具備することを特徴とする請求項6記載の周辺デバイス。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】この発明はコンピュータシステムの周辺デバイスに関し、特にコンピュータシステムによる環境設定情報の設定に基づいてその動作環境が指定される周辺デバイスに関する。

**【0002】**

【従来の技術】従来、パーソナルコンピュータに使用されるシステムバスとしては、ISA (Industry Standard Architecture) バスやEISA (Extended ISA) バスが主流であった。最近では、データ転送速度の高速化や、プロセッサに依存しないシステムアーキテクチャの構築のために、PCI (Peripheral Component Interconnect) バスが採用され始めている。

【0003】PCIバスにおいては、全てのデータ転送はブロック転送を基本としており、これら各ブロック転送はバースト転送を用いて実現されている。これにより、PCIバスでは、最大133Mバイト/秒（データバスが32ビット幅の時）のデータ転送レートを実現できる。したがって、PCIバスを採用すると、周辺デバイス間、および周辺デバイスとメモリとの間のデータ転送などを高速に行うことが可能となり、システム性能を高めることができる。

【0004】また、PCIバスを採用したシステムでは、メモリ空間、I/O空間に加え、リソース管理などのためのコンフィグレーション空間が定義されている。PCIバス対応のデバイスにはコンフィグレーションレジスタを用意することが規定されており、ここに各種環境設定情報を設定することによって各デバイスの動作環境を制御することができる。PCIバスを採用したシステムでは、そのバス上に存在する周辺デバイス個々に対し「動作を許可しない（＝デバイスとして動作が出来ず、停止しているのと同等）」という設定を行うことが可能である。

【0005】また、リソース管理機能を有しないISAバスシステム用のデバイスであっても、そのデバイス自身の動作を許可／禁止するといった設定を行うことが可能なデバイスもあり、この場合には、そのデバイスの動作許可／禁止を指定する環境設定情報の設定によってデバイスを明示的に動作させなくすることが可能である。

【0006】ところが、従来では、このように「動作を許可しない」状態であったとしても、ソフトウェアによる特別な設定制御によってそのデバイスに対する動作クロックを停止しない限り、その周辺デバイスでは電力が

消費され続けるという問題がある。これは、デバイス動作が許可されていない場合であっても、そのデバイスに対しては動作クロックが供給され続けており、デバイスとして動作はしないが、それを構成するCMOS LSIなどの内部ロジックは実際には動作しているからである。

#### 【0007】

【発明が解決しようとする課題】上述したように、従来の周辺デバイスにおいては、何らかの環境設定によってコンピュータシステムにおけるデバイスとしての動作を無効にした場合でも、そのデバイスはCMOS LSIとしては動作し続けるため、ソフトウェアによる特別な設定制御によってそのデバイスに対する動作クロックを停止しない限り、その周辺デバイスでは電力が消費され続けるという問題があった。

【0008】この発明はこのように鑑みてなされたものであり、環境設定情報によってデバイスとしての動作が禁止された時はそれに連動してデバイス内部の回路に対する動作クロックの供給を停止できるようにし、ソフトウェアによる特別な設定制御によってそのデバイスに対する動作クロックを停止する操作を行うことなく、半自動的に動作クロックの供給/停止を切り替えることが可能な周辺デバイスを提供することを目的とする。

#### 【0009】

【課題を解決するための手段】この発明は、コンピュータシステムで使用され、前記コンピュータシステムによって設定される環境設定情報に基づいてその動作環境が指定される周辺デバイスにおいて、前記環境設定情報で指定される前記周辺デバイスの動作環境を監視し、前記周辺デバイスが動作許可状態/動作禁止状態のいずれの状態であるかを判定する手段と、前記周辺デバイスが動作禁止状態であることが検出されたとき、前記周辺デバイスの内部回路に対する動作クロックの供給を停止する手段とを具備することを特徴とする。

【0010】この周辺デバイスにおいては、コンピュータシステムによって設定される環境設定情報が常時監視されており、その環境設定情報の内容に基づいて、その周辺デバイスのデバイス動作が許可されているか、あるいは禁止されているかが判定される。デバイス動作が禁止されているとき、つまりコンピュータシステムから見るとそのデバイスが有効でないときは、内部回路に対する動作クロックの供給が自動的に停止される。これにより、周辺デバイスに対する環境設定情報の設定に連動してデバイス内部の回路に対する動作クロックの供給/停止をそのデバイス自身が切り替えられるようになり、ソフトウェアに頼ることなく、低消費電力化を図ることが可能となる。

【0011】特に通信コントローラとして機能するデバイスの場合には、その内部回路はデバイス内部で生成した高速クロックで動作するケースが多く、その消費電力

はデバイス動作が禁止されている場合でも比較的大きなものとなる。従って、前述の半自動パワーダウン機構によって高速クロックの供給を遮断することにより、効果的にシステム全体の低消費電力化を実現できる。

【0012】このような環境設定情報を利用した半自動的にパワーダウン機構は、システム側からの何らかの環境設定情報の書き込み操作によって動作許可/禁止の設定が可能なものであれば、PCIデバイスに限らず、ISAデバイスに適用することもできる。

#### 【0013】

【発明の実施の形態】以下、図面を参照してこの発明の実施形態を説明する。図1には、この発明の一実施形態に係わるコンピュータシステムの構成が示されている。このコンピュータシステムは、ノートブックタイプまたはラップトップタイプのポータブルパーソナルコンピュータであり、そのシステムボード上には、プロセッサバス1、PCIバス2、ISAバス3、CPU11、ホスト-PCIブリッジ装置12、主メモリ13、各種PCIデバイス14、本実施形態のデバイスである通信コントローラ15、PCI-ISAブリッジ装置16、および各種ISAデバイス17が設けられている。

【0014】CPU11は、例えば、米インテル社によって製造販売されているマイクロプロセッサ“Pentium”などによって実現されている。このCPU11の入出力ピンに直結されているプロセッサバス1は、64ビット幅のデータバスを有している。

【0015】主メモリ13は、オペレーティングシステム、デバイスドライバ、実行対象のアプリケーションプログラム、および処理データなどを格納するメモリデバイスであり、複数のDRAMによって構成されている。このメインメモリ13は、32ビット幅または64ビット幅のデータバスを有する専用のメモリバスを介してホスト-PCIブリッジ装置12に接続されている。メモリバスのデータバスとしてはプロセッサバス1のデータバスを利用することもできる。この場合、メモリバスは、アドレスバスと各種メモリ制御信号線とから構成される。

【0016】ホスト-PCIブリッジ装置12は、プロセッサバス1とPCIバス2との間を繋ぐブリッジLSIであり、内部PCIバス2のバスマスタの1つとして機能する。このホスト/PCIブリッジ装置12は、プロセッサバス1と内部PCIバス2との間で、データおよびアドレスを含むバスサイクルを双方向で変換する機能、およびメモリバスを介してシステムメモリ13をアクセス制御する機能などを有している。

【0017】PCIバス2はクロック同期型の入出力バスであり、PCIバス2上の全てのサイクルはPCIバスクロックに同期して行なわれる。PCIバスクロックの周波数は最大33MHzである。PCIバス2は、時分割的に使用されるアドレス/データバスを有してい

る。このアドレス/データバスは、32ビット幅である。

【0018】PCIバス2上のデータ転送サイクルは、アドレスフェーズとそれに後続する1以上のデータフェーズとから構成される。アドレスフェーズにおいてはアドレス、および転送タイプが指定され、データフェーズでは8ビット、16ビット、24ビットまたは32ビットのデータが出力される。

【0019】通信コントローラ15はPCIデバイスの1つであり、IrDAポートを介した赤外線通信や、RS232Cなどのシリアルポートの制御などを行う。この通信コントローラ15には、図示のように、PCIコンフィグレーションレジスタ151、コアロジック部152（I/Oレジスタ301、バスマスタコントローラ302、UART303、IrDAコントローラ304など）、パワーダウン制御回路153、および内部クロック発生回路154などが設けられている。

【0020】PCI上のデバイスは、必ずPCIコンフィグレーションレジスタを実装し、特にアドレス00h～3FhまではPCI規格の「コンフィグレーション空間ヘッダ」としてその意味・役割が厳密に規定されている。従って、通信コントローラ15にも、図2のような構造を有するPCIコンフィグレーションレジスタ151が設けられている。

【0021】図2に示されているように、コンフィグレーション空間ヘッダ中にあるコマンド・レジスタ（04h）は、通信コントローラ15がどのような動作環境で動作すべきかを指定する環境設定情報が設定されるレジスタであり、この情報はオペレーティングシステムの制御の下で各PCIデバイスに対し個々に設定される。コマンド・レジスタ（04h）に設定される環境設定情報の設定項目例を図3に示す。

【0022】ここでは、通信コントローラ15が「デバイスとして動作を行う際、データの転送はPCIバスマスタとしてしか行わない」という仕様のデバイスである場合について考えてみる。この場合、コマンド・レジスタbit2の「バス・マスタ」の項目に“1”が立てられていない場合には、通信コントローラ15はそもそもデバイスとして動作が行えない、という事になる。

【0023】このように、PCIバスを使用したシステムにおいては、「そのデバイスにとって動作が行えない状態をコンフィグレーションレジスタで設定すること」が可能である。

【0024】そこで、本実施形態では、上記のような「そのデバイスが動作できない状態」を各デバイス内で検知し、このような状態にある時にはデバイス内のコンフィグレーションレジスタ部を除くコアロジック部に対する動作クロックをデバイス内で遮断するような回路構成とすることにより、半自動的にクロック停止（＝パワーダウン）を行うようにしている。

【0025】そのために、通信コントローラ15のパワーダウン制御回路153には、このデバイスにおける、動作に必須なPCIコンフィグレーションレジスタ151の内容を監視し、パワーダウンを行うかどうかを決定し指示信号を出力するパワーダウン判断回路201と、このパワーダウン判断回路201からの指示により、クロックを遮断するクロック遮断回路202が設けられている。

【0026】本実施形態では、通信コントローラ15が以下の仕様である場合を想定している。

（1）そのデバイスの動作を設定する為にI/Oレジスタ301を使用する

（2）データの転送（読み出し、書き込み共）は、その全てを本デバイスがバスマスタとなっていく

パワーダウン判断回路201は、このデバイスが動作を行う為に必要な項目について全てがシステムにより許可されているかどうかをチェックするが、本実施形態の場合には、動作を行う為に必要な項目が「I/Oレジスタをリード・ライト出来ること」及び「バスマスタとなって転送を行えること」であるので、PCIコンフィグレーションレジスタ04h、Bit0「I/Ospace」及び同Bit2「busmaster」の両項目のチェックの対象となる。もし、これらの項目がともに許可されていない場合には「本デバイスは動作を行うことが出来ない」と判断し、クロック遮断指示信号を出力する。

【0027】クロック遮断回路202は、パワーダウン判断回路201からのクロック遮断指示信号に従い、デバイスコア部152に対する内部クロック信号CLKの遮断・供給を切り替える。

【0028】次に、図4を参照して、パワーダウン判断回路201およびクロック遮断回路202とその周辺の具体的な回路構成について説明する。図4に示されているように、通信コントローラ15内部ではクロック信号の供給系統が2系統に分割されており、常時アクセス許可状態に設定しておくことが必要なPCIコンフィグレーションレジスタ151にはPCIクロックが動作クロックとして用いられるが、デバイスコア部152においては内部CLK発生回路154からの高速クロックが動作クロックとして供給される。

【0029】パワーダウン判断回路201は図示のように2入力ORゲート201aから構成されており、その第1入力にはPCIコンフィグレーションレジスタ151の04h、Bit0に相当するフリップフロップ151aのQ出力に接続され、第2入力には04h、Bit2に相当するフリップフロップ151bのQ出力に接続されている。

【0030】フリップフロップ151aのQ出力はデバイスコア部152にI/Oレジスタ制御信号として入力されるものであり、“1”はI/Oレジスタ301のア

クセス動作の許可を示し、“0”はI/Oレジスタ301のアクセス動作の禁止を示す。また、フリップフロップ151bのQ出力はデバイスコア部152にバスマスタ動作制御信号として入力されるものであり、“1”はバスマスタコントローラ302の動作の許可を示し、“0”はバスマスタコントローラ302の動作の禁止を示す。

【0031】2入力ORゲート201aの出力信号は、クロック遮断回路202を構成する2入力ANDゲート202aの第1入力にクロック遮断指示信号として入力される。この2入力ANDゲート202aの第2入力には、PLL回路から構成される内部CLK発生回路154からの内部クロック信号が入力されている。

【0032】この回路構成においては、フリップフロップ151a、151bのQ出力が共に“0”の時のみ“0”のクロック遮断指示信号が出力されて、デバイスコア部152に対する内部クロック信号の供給が遮断され、それ以外の時はデバイスコア部152に内部クロック信号が供給される。

【0033】以上のように、本実施形態の通信コントローラ15においては、PCIコンフィグレーションレジスタ151に書き込まれる環境設定情報によって通信コントローラ15の周辺デバイスとしての動作が許可されているか、あるいは禁止されているかがパワー判断回路201によって判定される。デバイス動作が禁止されるとき、つまりコンピュータシステムから見て通信コントローラ15が有効でないときは、内部クロック発生回路154からデバイスコア部152に対する内部クロック信号CLKの供給が遮断される。

【0034】これにより、通信コントローラ15に対する環境設定情報の設定に連動して半自動的にデバイスコア部152に対する動作クロックの供給/停止をその通信コントローラ15自身が切り替えられるようになり、ソフトウェアに頼ることなく、低消費電力化を図ることが可能となる。

【0035】なお、ここでは、PCIデバイスについてのみ説明したが、環境設定情報を利用してクロック信号の供給/停止を半自動的に切り替える本実施形態のパワーダウン制御方法は、システム側からの何らかの環境設定情報の書き込み操作によって動作許可/禁止の設定が

可能なものであれば、ISAデバイスに適用することもできる。

【0036】また、クロック信号の供給/停止の代わりに、内部回路に対する電源の供給/停止を切り替えるようにしてもよい。これは、通信コントローラ15を構成するCMOS LSIの電源ピンとその内部回路であるデバイスコア部152との間にスイッチ素子を介在させ、それをクロック遮断指示信号によってオン/オフ制御することによって実現できる。

【0037】

【発明の効果】以上説明したように、この発明によれば、環境設定情報によってデバイスとしての動作が禁止された時はそれに連動してデバイス内部の回路に対する動作クロックの供給を停止できるようになり、ソフトウェアによる特別な設定制御によってそのデバイスに対する動作クロックを停止する操作を行うことなく、半自動的に動作クロックの供給/停止を切り替えることが可能となり、周辺デバイスの低消費電力を実現できる。

【図面の簡単な説明】

【図1】この発明の一実施形態に係るコンピュータシステム全体の構成を示すブロック図。

【図2】同実施形態のコンピュータシステムに設けられた通信コントローラに適用されるPCIコンフィグレーションレジスタの構造を示す図。

【図3】図2のPCIコンフィグレーションレジスタに設定されるコマンドの内容を示す図。

【図4】同実施形態のコンピュータシステムに設けられた通信コントローラの具体的な構成を示す図。

【符号の説明】

- 1…プロセッサバス
- 2…PCIバス
- 3…PCIバス
- 11…CPU
- 15…通信コントローラ
- 151…PCIコンフィグレーションレジスタ
- 152…デバイスコア部
- 153…パワーダウン制御回路
- 154…内部クロック発生回路
- 201…パワーダウン判断回路
- 202…クロック遮断回路

[illegible]

31	16 15				D
データID		ヘンタID		00h	
スリープス		コメント		04h	
クラスコード		バージョンID		08h	
BIST	ヘンタタイプ	レイテンシタイプ	キャパシタンス・ライン・サイズ	0Ch	
ヘンタ・アドレス・レンジ				10h	
				14h	
				18h	
				1Ch	
				20h	
予約				24h	
予約				28h	
サブ・システムID		サブ・ヘンタID		2Ch	
拡張ROMアドレス				30h	
予約				34h	
予約				38h	
最大レイテンシ	最小ワラント	インタラフ・ト・ピン	インタラフ・ト・ライン	3Ch	

PCIシリアル・エディション・レジスタ

15 10 9 8 7 6 5 4 3 2 1 0

アド  
レス

高速バック・トゥー・バック・イネーブル

SERR イネーブル

ウェイト・サイクル制御

ハルティ・エラー応答

VGA ハレイト・スラブ

メモリー・リクエスト・インバリー・キ・イネーブル

スペシャル・サイクル

バス・マスタ

メモリ空間

IO空間

【図4】

